

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-269075
(43)Date of publication of application : 21.11.1987

(51)Int.Cl.

G01R 31/02

(21)Application number : 61-114427
(22)Date of filing : 19.05.1986

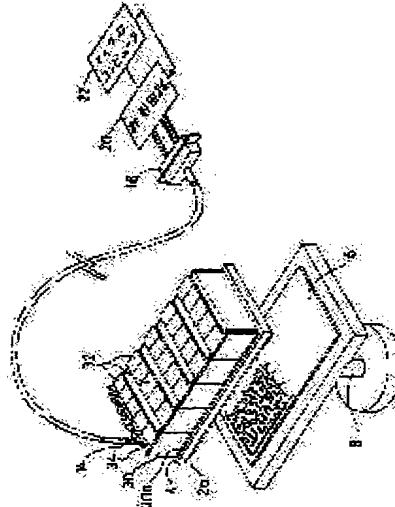
(71)Applicant : KANEKO DENKI SEISAKUSHO:KK
(72)Inventor : MOMOKI SHINYA
KANEKO TAKESHI
NISHIKAWA HIDEO

(54) APPARATUS FOR INSPECTING PRINTED CIRCUIT BOARD

(57)Abstract:

PURPOSE: To inspect a printed circuit board easily at a high speed using a reduced number of wirings, by judging the quality of the printed circuit board by selection output due to a module connected through the inspection contact and connector of a substrate.

CONSTITUTION: Inspection contacts 2a contacted with a large number of the contacts of a printed circuit board 6 to be inspected are provided to a substrate 4 and the corresponding contacts 2a are connected to a module substrate 30 through connectors 30a and a predetermined number of contacts are selected by the mother board 32 being the gathering of a predetermined number of the substrates 30. The selected contacts are connected to the measuring circuit 20 connected to a microcomputer 22 by an external connection wire 14 having a reduced number of wirings corresponding to the number of the selected contacts and the printed circuit board is easily inspected at a high speed using a reduced number of wirings without receiving the effect of electrostatic capacity because a selection circuit is also unnecessary.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭62-269075

⑫ Int.CI. *

G 01 R 31/02

識別記号

序内整理番号

6829-2G

⑬ 公開 昭和62年(1987)11月21日

審査請求 未請求 発明の数 1 (全 5 頁)

⑭ 発明の名称 プリント基板検査装置

⑮ 特願 昭61-114427

⑯ 出願 昭61(1986)5月19日

⑰ 発明者 百木 伸哉 宇治市横島町目川87番地 株式会社金子電器製作所内

⑰ 発明者 金子 健 宇治市横島町目川87番地 株式会社金子電器製作所内

⑰ 発明者 西川 秀雄 宇治市横島町目川87番地 株式会社金子電器製作所内

⑰ 出願人 株式会社 金子電器製作所 宇治市横島町目川87番地

⑰ 代理人 弁理士 東島 隆治

明 細 音

1. 発明の名称

プリント基板検査装置

2. 特許請求の範囲

(1) 基体。

基体の一方の面に突出して設けられ、被検査基板の測定点に対応するように格子状に配列された検査用接点。

検査用接点と電気的に接続され、基体の他方の面に設けられた接続用接点。

コネクタによって接続用接点と電気的に接続された選択回路を有し、コネクタによって基体の他方の面には直接的に保持され、複数枚並べて設けられたモジュール基板。

選択回路の出力により被検査基板の良否を判定する判定回路。

を備えたことを特徴とするプリント基板検査装置。

(2) モジュール基板の基体と反対側の邊に第2の

コネクタによって接続され、複数枚並べられた各モジュール基板の選択回路の同一の出力を相互に接続する相互接続基板を備えたものであることを特徴とする特許請求の範囲第1項記載のプリント基板検査装置。

3. 発明の詳細な説明

【産業上の利用分野】

この発明は電子部品の実装前あるいは実装後に、プリント基板の導通・短絡・部品定数等を検査する装置に関するものである。

【従来の技術】

第8図に従来のプリント基板検査装置を示す。絶縁物からなる基体4に検査用接点2aが格子状に取り付けられている。通常この検査用接点2aは、数万本程度必要である。被検査基板8は加圧機構8によって加圧されその各測定点が、検査用接点2aに接触させられる。各検査用接点2aの他端からは、それぞれ配線10が引き出されており、コネクタ12を介して外部接続線14に接続されている。第8図では一部分しか表していないが、この

配線10は数万本ほど必要である。外部配線14はコネクタ18を介して、選択回路18に接続されている。この選択回路18は、各検査用接点2aを順次選択して計測回路20に与える。計測回路20によって測定されたデータは、マイクロコンピュータ22によって判断され、検査結果が得られる。

【発明が解決しようとする問題点】

ところが、従来の装置では次のような問題点があった。

第一に、数万本にものぼる検査用接点からの多くの配線が必要であり、接続作業が煩雑であった。このため、配線費用がかさむだけでなく、信頼性の低下を招いていた。また、修理作業も極めて困難であった。

第二に、配線の数が多いため、配線間・大延滞の静電容量が大きくなり、検査スピードの低下を招いていた。また、静電容量を測定する際に誤差を生じるおそれもあった。

【問題点を解決するための手段】

この発明に係るプリント基板検査装置は、接点

が設けられた基体の反対面の面に、選択回路を有するモジュール基板を、コネクタによってほぼ垂直に保持している。

【作用】

モジュール基板上の選択回路は、配線を用いることなく、コネクタによって直接的に接点に接続されている。とともに、このモジュール基板はコネクタによって基体に保持される。

【実施例】

この発明の一実施例を第1図に示す。絶縁物からなる基体4に、検査用接点2aが格子状に取り付けられている。通常、この検査用接点2aは、数万本程度必要であり、この実施例では25,600本(180本×180本)としている。被検査基板6は加圧機構8によって加圧され、その各測定点が検査用接点2aに接触させられる。各検査用接点2aは、モジュール基板30に設けられた選択回路に接続されている。このモジュール基板30は、基体4の上面に対してほぼ垂直になるように保持されている。この実施例では、横方向に5枚、縦方向に160枚

のモジュール基板30が設けられている。各モジュール基板30からの出力は、32枚分ずつ相互接続基板であるマザーボード32によってまとめられて、外部接続線14に接続される。なお、図示していないが、外部接続線14は25枚すべてのマザーボード32から出ている。マイクロコンピュータ22は外部接続線14を介して、選択回路を制御して、検査用接点2aを順次選択する。これにより、計測回路20は順次各接点2aを測定し、データをマイクロコンピュータ22に与える。マイクロコンピュータ22はこの測定結果に基づき、第7図のフローチャートに示すように検査を行う。

マザーボード32からの出力は、すでに選択された後のものであるから、外部接続線14は極めて少ない本数でよい。例えば、この実施例では1つのマザーボード32から22本の外部接続線14が出ているだけである。マザーボード32は25枚あるが、22本の外部接続線14は相互に並列接続できるので、最終的に外部接続線14は22本でよい。第8図のような従来の装置では、一つの検査用接点2aに

対して最低でも2本の外部接続線14が必要である。したがって、検査用接点2aが25,600個所もあるような装置では、従来なら同数の外部接続線14が必要であった。この実施例の場合には、従来に比べ外部接続線14は約1000分の1ですむことになる。

この実施例で用いたモジュール基板30とマザーボード32の詳細を第2図・第3図に示す。第3図に示すように、1つのマザーボード32には32枚のモジュール基板30が接続されている。第2図は正面図であり、第3図は側面図である。モジュール基板30の下部にはコネクタ30aが設けられており、このコネクタ30aの各端子30b(32個ある)は対応する検査用接点2aに接続される。基板30には、選択回路を構成するIC30a・30bが設けられている。基板30の上部にはコネクタ30cが設けられ、選択回路からの出力が端子30dに接続される。

選択回路の構成を示すと、第4図のようになる。この図と、第2図を参照しながら説明を進める。コネクタ30cには、5ビットアドレス信号用の端子(5個)、モジュール選択信号用の端子(1個)、

アナログ信号用の端子(2個)、データ信号・リセット信号用の端子(2個)、アース・電源用の端子(2個)の計12個の端子が設けられている。アドレス信号が5ビットであるのは、32個の端子30bを選択できるようにするためである。モジュール選択信号は、当該モジュール基板30が選択されたことを示すものである。2本のアナログ信号線は、各測定点へ電圧等を供給し、測定を行うためのものである。また、データ信号・リセット信号は各測定点に、電圧供給用のアナログ信号線を接続するか、測定用のアナログ信号線を接続するかを切り換えるものである。

マザーボード32には、マイクロコンピュータからの15ビットアドレス信号線が入力されている。このうちの上位10ビットは、IC32cによってデコードされ、モジュール選択信号として各モジュール基板30に与えられる。モジュール基板30の各信号は、このモジュール選択信号を経て、マザーボード32のコネクタ32aによって並列に接続される。したがって、マザーボード32の下面には32

の詳細を示す。この実施例では、垂直異方導電性の感圧導電性ゴム7を被検査基板6の上に置いている。プローブ2を感圧導電性ゴム7に押し当てると、検査用接点2aは内部のワイヤ7aを介して、測定点6aに接觸させられる。なお、垂直異方導電性を有する感圧導電性ゴムであれば、他の種類のものも用いることができる。

上記の実施例では、基体4を固定して被検査基板6を押圧したが、被検査基板6を固定して基体4を押圧するようにしてもよい。また、被検査基板6を真ん中において、両面から検査用接点2aを押圧するようにすることもできる。さらに、上記実施例では上面から検査用接点2aを押圧しているが、下面あるいは側面から押圧してもよい。

【発明の効果】

この発明に係るプリント基板検査装置は、選択回路を有するモジュール基板を、コネクタによってほぼ垂直に基板上に保持している。したがって、外部接続線の本数を著しく低減することができる。すなわち、外部接続線の接続作業が簡易となるば

個のコネクタ32aが設けられている。また、マザーボード32の上面にはコネクタ32bが設けられている。このコネクタ32bには、コネクタ32aによって並列接続された各信号用の端子と、アドレスの上位10ビット用の端子が設けられている。すなわち、22個の端子がある。

次に、被検査基板6の測定点に対し、どのように検査用接点2aが接続されるかについて説明する。第5図に、検査用接点2a付近の詳細を示す。加圧機構8は矢印Aの方向へ加圧をする。一方基体4は固定されている。したがって被検査基板6の測定点6aはプローブ2の検査用接点2aに接觸させられる。プローブ2は基体4の穴4a内に保持される。プローブ2の上部には、接続用接点2bが設けられており、ここに先ほど説明したモジュール基板30のコネクタ30aが差し込まれている。このことにより、モジュール基板は測定点6aと電気的に接続されるとともに、機械的にも保持されることになる。

第6図に他の実施例による検査用接点2a付近

かりでなく、信頼性の高いプリント基板検査装置を得ることができる。さらに、外部接続線の数が少ないので、配線間・大地間の静電容量も小さく、検査スピードも迅速である。また、静電容量を測定する際にも誤差が少なくてすむ。

4. 図面の簡単な説明

第1図はこの発明の一実施例を示す図、第2図・第3図はモジュール基板・マザーボードの詳細を示す図、第4図は選択回路の詳細を示す図、第5図はプローブ付近の詳細を示す図、第6図は他の実施例によるプローブ付近の詳細を示す図、第7図はこの実施例による検査装置の検査過程を示すフローチャート、第8図は従来のプリント基板検査装置を示す図である。

2a 検査用接点

4 基体

20 計測回路

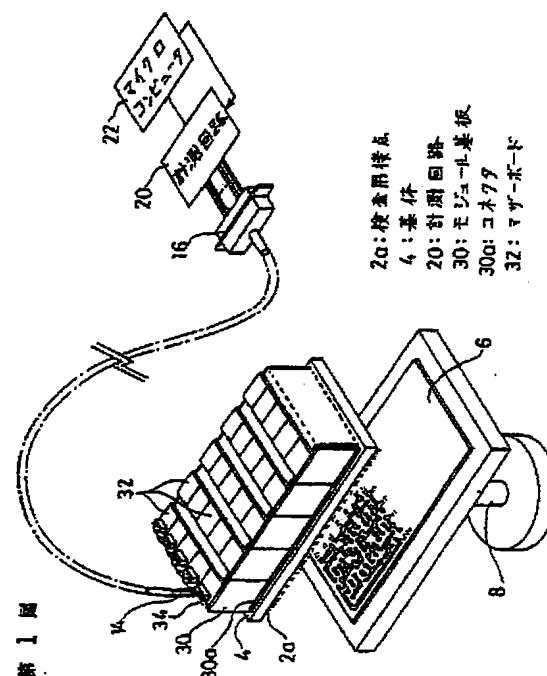
30 モジュール基板

30a コネクタ

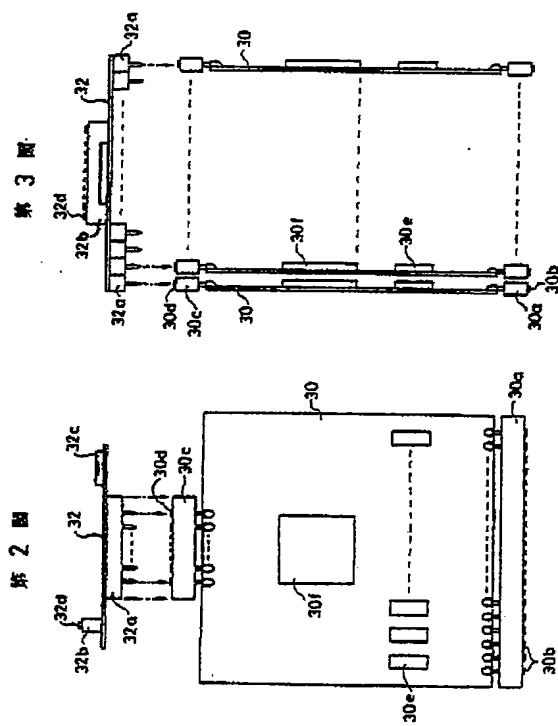
32 マザーボード

なお、各段中同一行号は同一または相当部分を示す。

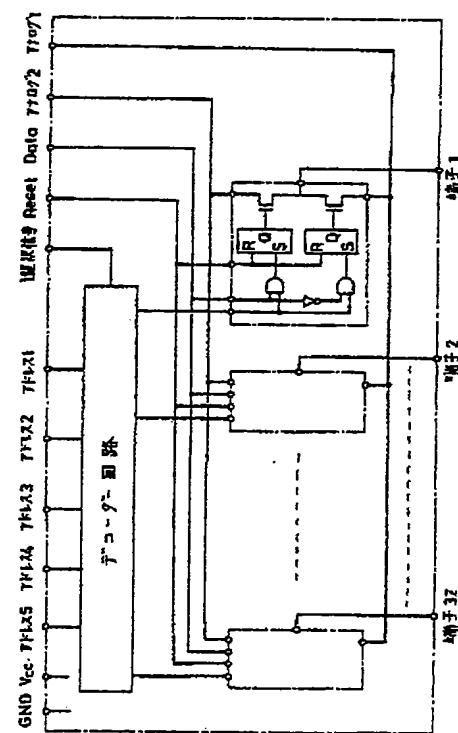
代理人 井理士 東 島 陸 治



四
七

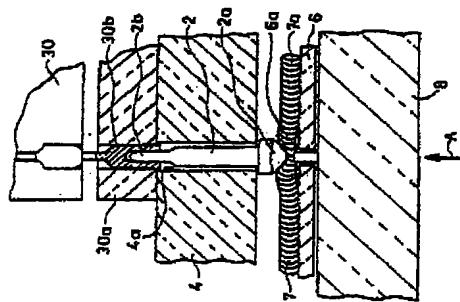


23

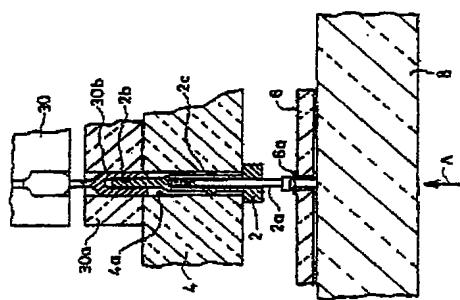


四

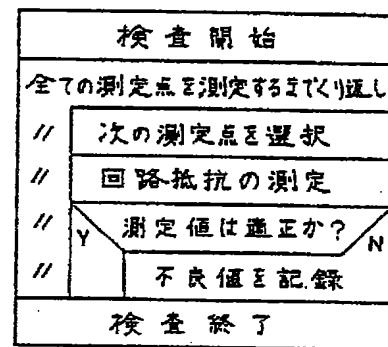
第 6 図



第 5 図



第 7 図



第 8 図

